

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-357690

(43)Date of publication of application : 26.12.2000

(51)Int.Cl. H01L 21/316  
 C23C 16/50  
 H01L 29/78  
 H01L 29/786  
 H01L 21/336

(21)Application number : 11-167900

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 15.06.1999

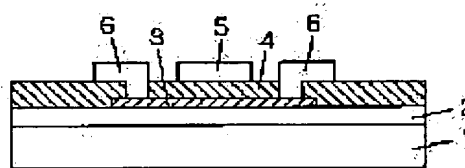
(72)Inventor : GOTO SHINJI  
 SHIBUYA MUNEHICO  
 NISHITANI MIKHIKO

(54) INSULATION FILM, FORMING METHOD THEREOF AND SEMICONDUCTOR DEVICE USING THE INSULATION FILM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an insulation film having a low carbon concentration therein, a forming method thereof and a high-reliability transistor using the film, in a plasma CVD using an organic silane gas oxidative gas as a raw material.

SOLUTION: This insulation film is formed by plasma CVD, using an organic silane gas and oxidative gas as a low material at an organic silane gas to oxidative gas ratio of 4% or less or a substrate temp. of 400° C or higher, and its in-film carbon concentration is  $1 \times 10^{20}$  atoms/cm<sup>3</sup> or lower. The device has a gate insulation film, which or part of which is formed by the plasma CVD method using an organic silane gas or oxidative gas as a raw material, and its in-film carbon concentration is  $1 \times 10^{20}$  atoms/cm<sup>3</sup> or lower. Thus it is possible to form a high reliability semiconductor device.



## LEGAL STATUS

[Date of request for examination] 13.03.2000

[Date of sending the examiner's decision of rejection] 28.08.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-357690

(P2000-357690A)

(43) 公開日 平成12年12月26日 (2000. 12. 26)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テマコード* (参考)
H 0 1 L 21/316		H 0 1 L 21/316	X 4 K 0 3 0
C 2 3 C 16/50		C 2 3 C 16/50	5 F 0 4 0
H 0 1 L 29/78		H 0 1 L 29/78	3 0 1 G 5 F 0 5 8
29/786			6 1 7 T 5 F 1 1 0
21/336			6 1 7 V
審査請求 有 請求項の数14 O L (全 5 頁)			

(21) 出願番号 特願平11-167900  
 (22) 出願日 平成11年6月15日 (1999. 6. 15)

(71) 出願人 000005821  
 松下電器産業株式会社  
 大阪府門真市大字門真1006番地  
 (72) 発明者 後藤 真志  
 大阪府門真市大字門真1006番地 松下電器  
 産業株式会社内  
 (72) 発明者 滋谷 宗裕  
 大阪府門真市大字門真1006番地 松下電器  
 産業株式会社内  
 (74) 代理人 100097445  
 弁理士 岩橋 文雄 (外2名)

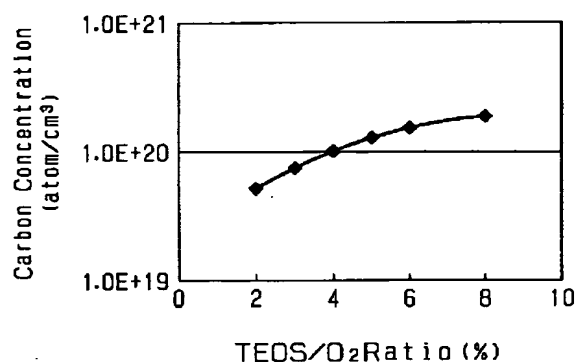
最終頁に続く

(54) 【発明の名称】 絶縁膜、その形成方法およびその絶縁膜を用いた半導体装置

## (57) 【要約】

【課題】 有機シランガスおよび酸化性ガスを原料としたプラズマCVDにおいて、膜中炭素濃度の低い絶縁膜、その形成方法およびそれを用いた信頼性の高い薄膜トランジスタを提供することを目的とする。

【解決手段】 本発明に係る絶縁膜は有機シランガスおよび酸化性ガスを原料としたプラズマCVD法において、有機シランガス/酸化性ガス比が4%以下もしくは基板温度が400℃以上の条件で形成され、その膜中炭素濃度が $1 \times 10^{20}$  atoms/cm<sup>3</sup>以下であることを特徴とする。また、本発明に係る半導体装置はそのゲート絶縁膜もしくはその一部が有機シランガスおよび酸化性ガスを原料としたプラズマCVD法で形成され、その膜中炭素濃度が $1 \times 10^{20}$  atoms/cm<sup>3</sup>以下であることを特徴とする。これにより信頼性の高い半導体装置を形成することが可能となる。



【特許請求の範囲】

【請求項 1】少なくとも有機シランガスと酸化性ガスを原料としたプラズマCVD法により形成される絶縁膜であって、その膜中の炭素濃度が $1.0 \times 10^{20}$ atoms/cm<sup>3</sup>以下であることを特徴とする絶縁膜。

【請求項 2】少なくとも有機シランガスと酸化性ガスを原料としたプラズマCVD法において、プラズマ中の気相反応を制御することによって、形成される絶縁膜の炭素濃度を制御することを特徴とする絶縁膜の形成方法。

【請求項 3】プラズマ中の気相反応の制御が、有機シランガスと酸化性ガスの混合比（有機シランガス／酸化性ガス）の制御であることを特徴とした請求項 2 に記載の絶縁膜の形成方法。

【請求項 4】有機シランガスと酸化性ガスの混合比（有機シランガス／酸化性ガス）を 4 % 以下とすることを特徴とする請求項 3 に記載の絶縁膜の形成方法。

【請求項 5】少なくとも有機シランガスと酸化性ガスを原料としたプラズマCVD法において、成膜時の基板温度を制御することによって、形成される絶縁膜の炭素濃度を制御することを特徴とした絶縁膜の形成方法。

【請求項 6】成膜時の基板温度を 400℃以上を設定することを特徴とした請求項 5 に記載の絶縁膜の形成方法。

【請求項 7】基板と該基板上に形成されたトランジスタとを有する半導体装置であって、前記トランジスタのゲート絶縁膜の少なくとも一部に、膜中の炭素濃度が $1.0 \times 10^{20}$ atoms/cm<sup>3</sup>以下である絶縁膜が含まれることを特徴とする半導体装置。

【請求項 8】基板が透光性基板であることを特徴とする、請求項 7 に記載の半導体装置。

【請求項 9】二酸化シリコン膜からなることを特徴とする請求項 1 に記載の絶縁膜。

【請求項 10】絶縁膜が二酸化シリコン膜であることを特徴とした請求項 2 または請求項 5 に記載の絶縁膜の形成方法。

【請求項 11】有機シランガスがテトラエトキシシランであることを特徴とした請求項 1 に記載の絶縁膜。

【請求項 12】有機シランガスがテトラエトキシシランであることを特徴とした請求項 2 または請求項 5 に記載の絶縁膜の形成方法。

【請求項 13】酸化性ガスが酸素もしくはオゾンであることを特徴とした請求項 1 に記載の絶縁膜。

【請求項 14】酸化性ガスが酸素もしくはオゾンであることを特徴とした請求項 2 または請求項 5 に記載の絶縁膜の形成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は絶縁膜、その形成方法およびその絶縁膜を用いた半導体装置に関し、特にアクティブマトリックス方式の液晶ディスプレイ等に用い

られる薄膜トランジスタおよびそのゲート絶縁膜の形成方法に関する。

【0002】

【従来の技術】アクティブマトリックス方式の液晶ディスプレイは、ガラス基板上にMOS（Metal-Oxide-Semiconductor）型の薄膜トランジスタを多数個形成して成るものであり、薄膜トランジスタの半導体材料としては、非晶質シリコン膜や多結晶シリコン膜が用いられる。非晶質シリコン膜は、その電子移動度が約 $1 \text{ cm}^2/\text{Vs}$ と低く、液晶デバイスの高機能化、高集積化には向いていないことから、デバイスの高性能化のために電子移動度の高い多結晶シリコン膜を用いることが多くなっている。

【0003】また、絶縁体材料としては一般的に酸化シリコン膜が用いられるが、熱に弱いガラス基板上では高温処理の必要な熱酸化膜は形成が不可能であり、化学気相成長（CVD）法が用いられる。なお、このCVD法には、熱的に原料ガスを分解する熱CVD法やプラズマで分解するプラズマCVD法などがある。

【0004】熱CVD法の代表例としては、常圧CVD法があげられ、400℃～500℃に加熱された基板上に窒素で希釈されたモノシラン（SiH<sub>4</sub>）ガスおよび酸素（O<sub>2</sub>）ガスを吹き付け、基板表面で熱分解させることによって酸化シリコン膜を形成する方法である。常圧CVD法は比較的簡便な方法であるが、形成させる酸化シリコン膜は密度が低く、絶縁耐圧は比較的低いため、層間絶縁膜等の絶縁保護膜として用いられることが多い。

【0005】また、プラズマCVD法を用いて酸化シリコン膜を形成するための原料ガスとしては、SiH<sub>4</sub>およびN<sub>2</sub>Oの混合ガスまたはテトラエトキシシラン（TEOS）に代表される有機シランおよびO<sub>2</sub>の混合ガスが用いられている。プラズマCVD法は、これら原料ガスをプラズマ中で分解して基板に酸化シリコン膜を堆積させる方法であり、基板温度は任意に設定することが可能である。またこの方法によって形成される酸化シリコン膜は比較的緻密であり、絶縁耐圧も高いことから薄膜トランジスタのゲート絶縁膜として用いられている。中でも有機シランは、常温で液体であるから取扱上安全であることに加え、ステップカバレッジの点でも比較的優れており、凹凸段差を有する薄膜トランジスタのゲート絶縁膜の形成材料として有効である。

【0006】しかしながら、例えば化学式Si（OC<sub>2</sub>H<sub>5</sub>）<sub>4</sub>で示されるTEOSを原料とした場合、形成されるSiO<sub>2</sub>膜には膜中に多くの炭素が含まれている。このためSiO<sub>2</sub>膜中のSi-Si結合に至みが生じ、デバイス素子としての信頼性、例えば加熱雰囲気でのバイアス印加ストレス（BTストレス）耐性、が低くなるという問題があった。

【0007】この問題を解決する手段としては、特開平2-1911号公報に示されるように、オゾンを経基板に

供給してさらに紫外線を照射する装置により有機物除去を行う方法や、特開平5-144803号公報にあるように、成膜後にオゾン雰囲気中で一定時間アニールを行う方法がある。

【0008】

【発明が解決しようとする課題】しかしながら、オゾンや紫外線を用いたこれらの方法は、炭素量の低減のために新たな処理装置や処理工程が必要となりコストやスループットに問題があった。

【0009】そこで、本発明は成膜後に処理を行うのではなく、炭素濃度の低い絶縁膜をプラズマCVD法によって直接形成する方法およびそれを用いた信頼性の高い薄膜トランジスタを提供することを目的とする。

【0010】

【課題を解決するための手段】本発明の絶縁膜は、反応容器内のプラズマ気相反応および堆積表面反応を制御することにより膜中の炭素濃度が $1 \times 10^{20} \text{atoms/cm}^3$ 以下であることを特徴とする。

【0011】本発明の絶縁膜の形成方法としては、有機シランガスおよび酸化性ガスを原料とし、その混合比を4%以下とすることによってプラズマ中の気相反応を制御すること、または基板温度を $400^\circ\text{C}$ 以上とすることにより成膜表面での反応を制御することを特徴とする。

【0012】本発明における絶縁膜の形成方法では、有機シランガスと酸化性ガスの混合比を制御することによってプラズマ中における $\text{CO}_x$  ( $x=1\sim 2$ ) 生成反応を促進し、これらを排気することによって膜中への炭素混入量を減少させる。また、基板温度を制御し $400^\circ\text{C}$ 以上とすることにより、成膜表面における $\text{CO}_x$ 、 $\text{C}_x\text{H}_y$  ( $x=1\sim 2$ ,  $y=1\sim 6$ ) 脱離反応が促進され、膜中の炭素濃度が減少する。

【0013】さらに、本発明の絶縁膜を薄膜トランジスタのゲート絶縁膜またはその一部とすることにより、信頼性に優れた薄膜トランジスタが実現できる。

【0014】

【発明の実施の形態】以下に本発明の実施の形態を説明する。なお、プラズマCVD装置としては一般的な平行平板型のプラズマCVD装置を用い、有機シランガスとしてはテトラエトキシシラン (TEOS) を酸化性ガスとしては酸素 ( $\text{O}_2$ ) を用いたが、原理が同じであればこれらの装置およびガスに制限されるものではない。

【0015】(実施の形態1) 図1はTEOS流量を $10 \text{ sccm}$ で一定とし、 $\text{O}_2$ 流量を $140\sim 500 \text{ sccm}$ と変化させた場合の絶縁膜中の炭素濃度を示している。この時の成膜条件としては、圧力 $100 \text{ Pa}$ 、RF電力 $500 \text{ W}$ 、基板温度 $350^\circ\text{C}$ である。

【0016】なお、炭素濃度は二次イオン質量分析法 (SIMS) により定量分析を行った。

【0017】図1よりTEOS/ $\text{O}_2$ 比を小さくするほど膜中炭素濃度が低くなっていることがわかる。これは

TEOS/ $\text{O}_2$ 比が小さくなるほどプラズマ中で生成される酸素ラジカル量が増加し、この酸素ラジカルとTEOS分子に含まれる炭素が反応することによって $\text{CO}_2$ の生成量が増加する。この $\text{CO}_2$ は揮発性が高いため、膜中に取り込まれず反応容器外に排気されてしまうため、膜中の炭素濃度が減少するものと考えられる。

【0018】さらに、これらの膜を単結晶シリコン基板上に $100 \text{ nm}$ 形成し、さらにこの上にアルミニウム電極を形成することによりMOS素子を作製し、これらのBTストレス耐性を評価した。ストレスとしては $85^\circ\text{C}$ の環境下で、アルミニウム電極に $-30 \text{ V}$ の電圧を印加した。ストレス印加前後の容量-電圧 (C-V) 特性を調べたところ、BTストレスによってC-V特性は大きく変化し、フラットバンド電圧が負方向にシフトした。この現象はスロートラップとよばれ、絶縁膜の界面における劣化現象として理解されている。このフラットバンド電圧の変化量のTEOS/ $\text{O}_2$ 比依存性を図2に示す。この図から、TEOS/ $\text{O}_2$ 比が4%以下ではほとんど変化していないが、それ以上ではフラットバンド電圧が大きく変化してしまっている。このため、信頼性の高い絶縁膜を形成するには、TEOS/ $\text{O}_2$ 比を4%以下にする必要があることがわかった。また膜中炭素濃度としては $1 \times 10^{20} \text{atoms/cm}^3$ 以下で高い信頼性が得られることがわかった。

【0019】なお、酸化性ガスとして酸素もしくはオゾンを用いることにより、酸化性ガスからの不純物混入がないため望ましい。

【0020】(実施の形態2) 本実施の形態においては、TEOS/ $\text{O}_2$ 比を5%、圧力 $100 \text{ Pa}$ 、RF電力 $500 \text{ W}$ の条件において基板温度を $250^\circ\text{C}\sim 450^\circ\text{C}$ まで変化させた。図3は膜中炭素濃度の基板温度依存性である。これより、炭素濃度は基板温度の上昇とともに減少し、 $400^\circ\text{C}$ 以上の基板温度で炭素濃度は $1 \times 10^{20} \text{atoms/cm}^3$ 以下となることがわかった。したがって、TEOS/ $\text{O}_2$ 比が4%以上であっても、基板温度を $400^\circ\text{C}$ 以上とすることにより低炭素濃度の絶縁膜が形成可能である。これは、基板温度の上昇にともない膜成長表面から炭素が $\text{C}_x\text{H}_y$ または $\text{CO}_x$ として脱離し、膜中に取り込まれる量が減少したためであると考えられる。

【0021】図4は比較的炭素濃度の高い条件 (基板温度 $250^\circ\text{C}$ 、TEOS/ $\text{O}_2$ 比5%) で形成した膜に対し昇温脱離分光法 (TDS) による分析を行った結果である。質量28 ( $\text{CO}$ または $\text{C}_2\text{H}_4$ ) の信号強度は $200^\circ\text{C}$ 程度から増加しはじめ、 $320^\circ\text{C}$ でピークをもち、 $400^\circ\text{C}$ では減少している。ここからも $400^\circ\text{C}$ 以上であれば、膜中の炭素はほとんど脱離することが証明される。

【0022】なお、基板温度は $600^\circ\text{C}$ 以下とすることによりガラス等の安価な基板の使用が可能となり望まし

い。

【0023】また、酸化性ガスとして酸素もしくはオゾンを用いることにより、酸化性ガスからの不純物混入がないため望ましい。

【0024】（実施の形態3）実施の形態3では、本発明の絶縁膜をゲート絶縁膜として備えた半導体装置の一例として、液晶ディスプレイの薄膜トランジスタについて説明する。図5は、本実施の形態における薄膜トランジスタの断面図である。

【0025】この薄膜トランジスタの構造は、従来周知のトップゲート型の構造であり、ガラス基板1上にバッファ層2を備え、島状にパターンニングされた半導体層3をゲート絶縁膜4で被い、ゲート電極5および半導体層3のコンタクト領域に接続されたソース・ドレイン電極6を形成している。そして本実施の形態では、ゲート絶縁膜4として本発明の絶縁膜を用いている。ゲート絶縁膜の形成条件としては、基板温度を450℃とし、TEOS/O<sub>2</sub>比を4%、圧力100Pa、RF電力500Wの条件で行った。SIMS分析の結果では、この絶縁膜の炭素濃度は $3 \times 10^{19}$  atoms/cm<sup>3</sup>であった。また、この薄膜トランジスタの信頼性の評価を行ったところ、10分間のBTストレス（85℃、-30V）印加前後において、その薄膜トランジスタのしきい値電圧のシフト量は0.1以下であった。これは従来の薄膜トランジスタのシフト量に比べ、数倍小さな値である。

【0026】なお、本実施の形態ではゲート絶縁膜全体を本発明の絶縁膜としたが、ゲート絶縁膜の一部としても同様の効果が得られている。例えば、ゲート絶縁膜として、基板温度350℃、TEOS/O<sub>2</sub>比を2%、圧力100Pa、RF電力500Wの条件で本発明の絶縁膜を10nm形成し、続けてTEOS/O<sub>2</sub>比を5%として絶縁膜を900nm堆積させる。ゲート絶縁膜の信

頼性としては、その界面付近の特性が非常に重要であるため、界面付近に本発明の絶縁膜を形成し、その他の部分は成膜速度の速い条件でゲート絶縁膜を形成することにより、スループットを低下させることなく信頼性の高いゲート絶縁膜が形成でき、望ましい。

【0027】

【発明の効果】以上のように本発明の絶縁膜の形成方法により、有機シランガスを用いても炭素濃度の低い絶縁膜が形成可能であるため、信頼性の高い絶縁膜が得られる。

【0028】そして、この絶縁膜を薄膜トランジスタなどの半導体装置におけるゲート絶縁膜として用いることにより、信頼性の高い半導体装置が製造される。

【図面の簡単な説明】

【図1】本発明の実施の形態1におけるTEOS/O<sub>2</sub>混合比と膜中炭素濃度との関係を示すグラフ

【図2】本発明の実施の形態1におけるTEOS/O<sub>2</sub>混合比とBTストレスによるフラットバンド電圧のシフト量との関係を示すグラフ

【図3】本発明の実施の形態2における基板温度と膜中炭素濃度との関係を示すグラフ

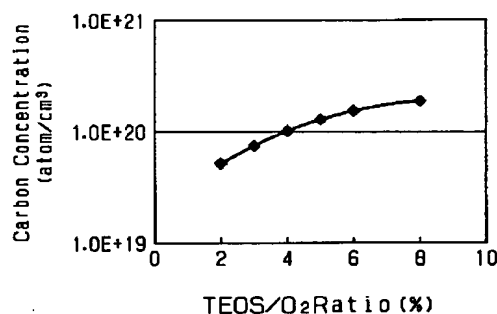
【図4】従来の絶縁膜について、その脱ガス量をTDS分析した結果を示すグラフ

【図5】本発明の実施の形態3における薄膜トランジスタの断面図

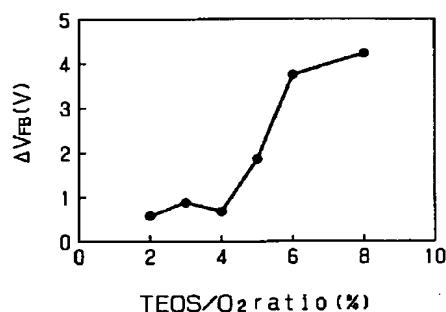
【符号の説明】

- 1 ガラス基板
- 2 バッファ層
- 3 半導体層
- 4 ゲート絶縁膜
- 5 ゲート電極
- 6 ソース・ドレイン電極

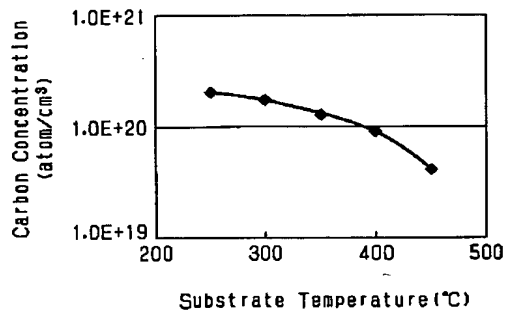
【図1】



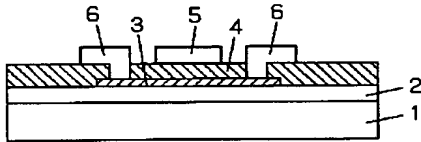
【図2】



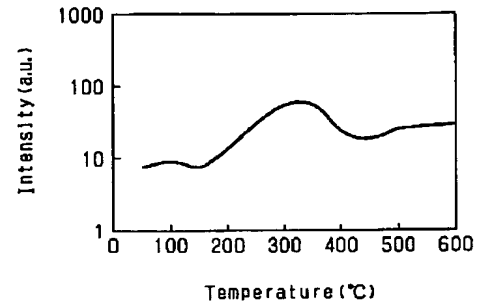
【図3】



【図5】



【図4】



フロントページの続き

(72) 発明者 西谷 幹彦  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

Fターム(参考) 4K030 AA06 AA09 AA14 BA27 BA44  
CA01 CA06 FA01 JA06 JA10  
KA41 LA02 LA15 LA18  
5F040 DA00 EA00 EB12  
5F058 BA01 BA20 BB04 BB07 BF07  
BF23 BF25 BF29 BJ01 BJ10  
5F110 AA30 BB01 CC01 DD02 FF01  
FF30